

⑪ 公表特許公報 (A)

平4-506587

⑫ 公表 平成4年(1992)11月12日

⑬ Int.Cl.⁹ 識別記号 庁内整理番号
 H 01 L 21/20 9171-4M
 21/302 J 7353-4M

審査請求有
子備査請求有 部門(区分) 7 (2)

(全 8 頁)

⑭ 発明の名称 薄い絶縁体上シリコン層の製造方法

⑮ 特 願 平2-513813
 ⑯ ⑭出 願 平2(1990)9月28日

⑭ 翻訳文提出日 平4(1992)3月30日
 ⑮ 国際出願 PCT/US90/05432
 ⑯ 國際公開番号 WO91/05366
 ⑰ 國際公開日 平3(1991)4月18日

優先権主張 ⑭ 1989年9月29日米国(US)⑭414,225

⑭ 発明者 ゴッドベイ, デビット ジエー アメリカ合衆国, ワシントン, デイー, シー, 20375-5000, ネイバーリサーチ ラボラトリ, コード 6816

⑭ 出願人 アメリカ合衆国 アメリカ合衆国, ワシントン, デイー, シー, 20375-5000, ネイバーリサーチ ラボラトリ,

⑭ 代理人 弁理士 萩 経夫 外1名

⑭ 指定国 A T(広域特許), B E(広域特許), C A, C H(広域特許), D E(広域特許), D K(広域特許), E S(広域特許), F R(広域特許), G B(広域特許), I T(広域特許), J P, K R, L U(広域特許), N L(広域特許), S E(広域特許)

最終頁に続く

請求の範囲

1. 以下の段階:

1つまたはそれ以上のケイ素基板を選択し;

該1つまたはそれ以上のケイ素基板の少なくとも1つの上にケイ素とその他のIV族元素との合金からなるニッヂストップ層を形成し;

該ニッヂストップ層の上にケイ素キャップ層を形成し;

該ケイ素キャップ層を機械的基板に結合し; そして前記1つまたはそれ以上のケイ素基板の少なくとも1つおよび前記ニッヂストップ層を、前記ケイ素キャップ層の下層部分を除去することなく除去し、それにより前記ケイ素キャップ層の下層部分を前記機械的基板上に残し、半導体薄層を形成するからなる、半導体構造物が引続き形成され得る半導体薄層を形成する方法。

2. 前記エッヂストップ層がケイ素-スズ合金からなる請求項1記載の方法。

3. 前記エッヂストップ層がケイ素-鉛合金からなる請求項1記載の方法。

4. 前記ニッヂストップ層がケイ素-ゲルマニウム合金からなる請求項1記載の方法。

5. 前記ケイ素-ゲルマニウム合金が次式: Si_{1-x}Ge_x (x = 0, 1 - 0, 5) の組成を有する請求項1記載の方法。

6. 前記ニッヂストップ層を形成する段階がケイ素ともう1つ別のIV族元素との合金の層を付着させることからなる請求項1記載の方法。

7. 前記合金がケイ素-ゲルマニウム合金からなる請求項1記載の方法。

8. 前記合金がケイ素-スズ合金からなる請求項6記載の方法。

9. 前記合金がケイ素-鉛合金からなる請求項6記載の方法。

10. 前記ケイ素キャップ層を機械的基板に結合する前記段階が以下のその他の段階:

前記ケイ素キャップ層の露出面に二酸化ケイ素の層を形成し;

前記機械的基板の露出面に二酸化ケイ素の層を形成し;

上記二酸化ケイ素の表面を接触させ; そして上記二酸化ケイ素の表面間に結合を形成するためにそれらの両層を加熱するからなる請求項1記載の方法。

11. 前記ケイ素キャップ層を機械的基板に結合する前記段階が以下の段階:

前記ケイ素キャップ層の露出面に二酸化ケイ素の層を形成し;

二酸化ケイ素の前記層と前記機械的基板を接触させ; そして

特表平4-506587 (2)

二酸化ケイ素の前記層と前記機械的基板との間に結合を形成するためにそれらを加熱するからなる請求項1記載の方法。

1.2. ケイ素キャップ層を機械的基板に結合する前記段階が以下の段階：

前記機械的基板の露出面に二酸化ケイ素の層を形成し；

二酸化ケイ素の前記層と前記ケイ素キャップ層を接続させ；

二酸化ケイ素の前記層と前記ケイ素キャップ層との間に結合を形成するためにそれらを加熱するからなる請求項1記載の方法。

1.3. 1つまたはそれ以上のケイ素基板の少なくとも1つおよびニッチストップ層を除去する前記段階が以下の段階：

前記1つまたはそれ以上のケイ素基板の少なくとも1つの一部を機械的に除去し；

前記1つまたはそれ以上のケイ素基板の少なくとも1つの残部および前記エッチストップ層の一部を選択的エッチング剤で選択的エッチングを行い；そして

前記ニッチストップ層の残部を、該エッチストップ層を選択的に除去する第2のニッチング剤でニッチングを行うからなる請求項1記載の方法。

1.4. 前記1つまたはそれ以上の基板が少なくとも第1およ

1.7. 前記電設層がケイ素-鉈合金から構成されるように、前記イオンが鉈イオンからなる請求項1.5記載の方法。

1.8. 前記電設層がケイ素-ゲルマニウム合金から構成されるように、前記イオンがゲルマニウムイオンからなる請求項1.5記載の方法。

1.9. 前記エッチストップ層が第1エッチストップ層であり、そして該エッチストップ層を形成する段階が以下の段階：

前記第1エッチストップ層の上にスペーサー層を形成し；

該スペーサー層の上にケイ素-ゲルマニウム合金からなる第2エッチストップ層を形成し；そして

該第2エッチストップ層の上にケイ素キャップ層を形成するからなり、そして

前記除去段階が、前記ケイ素キャップ層の下層部分を除去することなく、前記ケイ素基板ならびに前記第1および第2エッチストップ層を除去する、請求項1記載の方法。

2.0. 前記電設層がケイ素-ゲルマニウム合金から構成されるように、前記イオンがゲルマニウムイオンからなる請求項1.9記載の方法。

より第2基板であり、該第1基板が前記1つまたはそれ以上のケイ素基板の少なくとも1つであり、前記ニッチストップ層が第1エッチストップ層であり、前記ケイ素キャップ層が第1ケイ素キャップ層であり、そして以下の段階：

前記第2基板の上にケイ素-ゲルマニウム合金からなる追加のエッチストップ層を形成し；

該追加のエッチストップ層の上に追加のケイ素キャップ層を形成し；

前記機械的基板の、前記第1ケイ素基板側とは反対の面に前記第2ケイ素基板を結合し；そして

前記第1および第2ケイ素基板ならびに前記第1および第2の並んだエッチストップ層を、前記第1および第2ケイ素キャップ層の下層部分を除去することなく除去し、それにより前記第1および第2ケイ素キャップ層の下層部分を前記機械的基板の両表面に残し、半導体薄層を形成する

をさらに含む請求項1記載の方法。

1.5. 前記エッチストップ層を形成する段階が、前記ケイ素層中に構成されたケイ素-IV族元素合金層を形成するため、ケイ素以外のIV族元素イオンを前記ケイ素層中に埋め込むことからなる請求項1記載の方法。

1.6. 前記段階がケイ素-スズ合金から構成されるように、前記イオンがスズイオンからなる請求項1.5記載の方法。

明細書

高い絶縁体上シリコン層の製造方法

発明の背景

本発明は、絶縁体上シリコン構造を製造する方法、及び特にシリコン-ゲルマニウム合金を含む新規なエッチストップ(etch stop)を使用したそのような構造の製造に関する。

背景の説明

超高密度集積回路(VLSI)の現段階において、トランジスター及び半導体構造の寸法は1マイクロメートル以下に小さくなり、多くの新しい問題に取り組まなければならない。一般に、より大きな分離がデバイス層が必要とされる。CMOSを適用するため、この分離はラッチャップ(latch-up)を防止しなければならない。同時に、この増加された分離は、可能なチップ空間を犠牲にして提供されるべきではない。

絶縁体上シリコン(SOI)技術は、この問題に取り組んだうち特に見込みがある方法であることが明らかである。絶縁体上シリコン基板は、高速度、耐ラッチャップ性であり、放射線過録が大きいデバイスの製造に使用される。注入された微量元素による分離(SIMOX)は、現在のところ、シリコンをサファイアに置き換えるために最も十分に研究されたSOIシステムである。

特表平4-506587 (3)

この技術の一般的実施例は、B.J. Lineback, "SOIチップへの埋設酸化物の標準経路(Buried Oxide Marks Route to SOI Chips)", *Electronics Week*, Oct. 1, 1984, pp.11-12による論文に示されている。

この論文に示されているように、酸素イオンは基板シリコン中に埋設酸化物層を形成するため、基板シリコン中に注入される。その後、注入物は2時間アニール化され、そのため、埋設酸化物上に横たわるシリコン部分は单結晶シリコンとなる。その後、雜々の半導体デバイスは单結晶層上に形成される。下張りされた埋設酸化物は、隣接するデバイス及び基板部分の間に分離を提供する。

SIMOXが見込みのある技術であるにもかかわらず、活性デバイス領域中の注入により発生した連続欠陥は、材料の性能を制限する。さらに、粗悪な品質の埋設酸化物は裏面のチャネル漏電をもたらす。

SIMOXの代わりとして、絶縁体上シリコンの結合およびエッチバッカ [Bond and etch back silicon-on-insulator(BESOI)]は、埋設酸化物における欠陥および電荷トラッピング状態の少ない、よりきれいな酸化物／シリコンインシターフェースの利点を有する。

この材料はシードおよび／またはハンドルウエーハを酸化することにより発生し、2個のウエーハを結合することが引続き行われる。活性デバイス領域は、望ましいフィルム厚さに折り重ね、及びエッチングによりシードウエーハ上に発生する。この技術は600nmのSOI

の藍連に適当であるにもかかわらず、エッチストップの存在は500nmまたはそれ以下の呼び厚みを持つSOIウエーハを達成するために必須である。

シリコン中へ注入または注入により配備された大量のドープされた酸素領域は、有効なエッチストップを作ると報告されており、そしてこれらの材料から製造されたCMOSデバイスが報告されている。シリコン膜技術はこれらの材料を製造するため両種の技術を使用する。酸素の利用における固有の限界は、酸素がシリコン中でドープドーパントであるということである。酸素の注入及び注入の両方はシリコンフィルムの残余のpドーピングを生じる。また、イオン注入およびアニール化による酸素導入は、デバイス領域中、連続欠陥の発生を結果として生じる。これは、これらの材料から製造されたデバイスの性能を制限する。

発明の要約

従って、本発明の目的は改善された絶縁体上シリコン(SOI)の製造方法である。

本発明のその他の目的は、最良シリコン層が実質的に均一で欠陥が無い絶縁体上シリコン方法を提供することである。

さらに本発明のその他の目的は、改善された絶縁体上シリコンの製造方法を提供することであり、該方法においては最良シリコン層のエッチングは最良シリコン層中の既存のドーパントおよび欠陥を残すことなく、より正

確に調節することができる。

本発明の他の目的は、500nmまたはそれ以下の呼び厚みを有するSOIウエーハを生じることである。

これら、及び本発明の他の目的は、欠陥の無いデバイス領域を持つ薄い絶縁体上シリコン構造を形成する方法で実現される。ストレイドニッテストップ層はシリコン基板上に形成され、該エッチストップ層はシリコン-ゲルマニウム合金からなる。ケイ素キャップ層がストレイドエッチストップ層上に形成された後、ケイ素キャップ層は機械的基板に結合される。最終的に、シリコンキャップ層の基礎となる部分を除去することなく、シリコン基板およびストレイドエッチストップ層は除去され、該ケイ素キャップ層の下の部分は薄い半導体層を形成するため機械的基板上に残る。

古い方法に対する本発明の利点は、分子錠エピタキシーまたは化学蒸着のような技術を使用し、それによって欠陥の導入を最小限にして、ニッテストップがウエーハ上で成長することである。

エッチストップ層を生じる代替方法がゲルマニウムのイオン注入によるにもかかわらず、注入段階は必要ではない。さらに、ゲルマニウムがシリコン中で電気的に活性なドーパントでないので、既存p'またはpドーピングが引き続く工程の後に残らない。

本発明の他の目的、特徴及び利点は以下に記載され、請求項に開示された好ましい実施例の詳細から当業者に

明らかであろう。

図面の簡単な説明

添付の図面に関するとき以下の詳細を参照することにより、より良く理解されるのと同様に本発明のより完全な評価、及びその付随する利点の多くは客観に得られるだろう。

図1はシードウエーハ(seed wafer)の説明図である。図2はハンドルウエーハ(handle wafer)の説明図である。

図3は一緒に結合されたシード及びハンドルウエーハの説明図である。

図4は、ラップ仕上げ及び磨きの後の図3の構造の説明図である。

図5は、シリコン-ゲルマニウム合金層に選択的にエッチングした後の図4の構造の説明図である。

図6は好ましい具体的なSOI構造の説明図である。

図7は本発明の第二の具体的な説明図である。

図8は本発明の第二の具体的な説明図として得られたSOI構造の説明図である。

図9及び10は本発明の第三の具体的な説明図である。

図11は、一緒に結合した後の第三の具体的なシード及びハンドルウエーハの説明図である。

図12は、第三の具体的な説明図として得られたSOI構造の説明図である。

特表平4-506587 (4)

好ましい具体例の説明

発明の背景で述べた諸問題への解決は、「基板上シリコンの結合及びエッチバック (BESOI) 技術」を使用する薄いフィルムシリコンの組立品中のエッチストップとして、成長種 $Si_{1-x}Ge_x$ 合金ストレインド層 (an as-grown $Si_{1-x}Ge_x$ alloy strained layer) を使用することである。

このプロセスにおいて、シリコン基板上にストレインド層ケイ素-マグネシウム合金が、統一して厚さ可変のケイ素キャップが成長する。このキャップはデバイスが組立てられ、統一して結合され、薄くされ、そしてエッチバックされる領域であるので、キャップは欠陥を持たず不純でないことが重要である。

次に因面について特に図 1 について説明すると、組み込まれた (incorporated) エッチストップを備えるシリコンシードウェーハは次のように製造される。先ず、p 又はnドープ化シリコンウェーハ 20 が標準的なクリーニング操作を用いて清掃される。清掃されたウェーハ 20 は、次いでエピタキシャルシリコン又はゲルマニウムを成長させ得る系に入れられる。両分子ビームエピタキシー (MBE) 及び化学蒸着 (CVD) は、電流的に可変のエピタキシャル成長手段である。簡単に取ガスし、ウェーハを成長チャンバに入れ、統一して 700 ~ 1100 °C、より好ましくは 750 ~ 950 °C、そして最も好ましくは 800 ~ 900 °C に加熱することにより、そのシ

図 1 は、本発明の第四の具体例のシードウェーハの説明図である。

シリコン酸化物をその場で除去される。酸化物除去はシリコンフラックス中の加熱、又は希ガスイオンの衝撃 (パンパート) によっても可能である。

シリコン酸化層 22 は次いでウェーハ 20 上で成長する。本発明にとって必要ではないけれども、酸素層 22 はピッティング又はホールの無い平滑シリコン表面を得ることを助ける。この酸素層 22 は約 650 °C の温度で、100 人 ~ 1 μm 厚の厚さに成長する。酸素層 22 にとって好ましい厚さは 300 ~ 500 人である。エッチストップ層 24 は次いで酸素層 22 上で成長する。エッチストップ層 24 は分子ビームエピタキシー又は化学蒸着のような技術によりシードウェーハ中に成長させることができる。これらの成長技術は良く開発されており、シャープなシリコン／合金インターフェースを発生させる。エッチストップ層 24 は $Si_{1-x}Ge_x$ 合金 ($X = 0.1 ~ 0.5$) であってよい。より好ましくは $X = 0.2 ~ 0.4$ である。好ましい具体例においてエッチストップ層 24 は $Si_{0.1}Ge_{0.9}$ 合金であり、酸素層 22 上に 400 ~ 900 °C より好ましくは 500 ~ 800 °C で成長させられる。エッチストップ層 24 の厚さは 100 ~ 5000 人の間である。より好ましい厚さは 200 ~ 700 °C である。エッチストップ層 24 はケイ素と鉛及び鉛のような他の第IV族元素からなる合金で構成されていてもよい。

ケイ素キャップ層 26 は次いで厚さ 200 人 ~ 1 μm 厚さのシリコンゲルマニウム合金上で成長する。ケイ素キ

ャップ層は、より好ましくは 500 ~ 800 °C で成長する。このエピタキシャルキャップ層 26 のドーピングタイプ及びドーピング濃度は、組立てられるデバイスにより決定される。この発明でケイ素キャップ層 26 は 10 人の小ささまで成長させ得る。しかしながら、最近の技術で、1/4 ~ 1/2 μm が実際の限度である。注意に統一して図 1 のシードウェーハは室温まで冷却され、成長系から除去される。

図 2 に示されているハンドルウェーハは、シリコンウェーハ 20 の表面を熱酸化して SiO_2 の SiO_1 組成層 32 を生じさせることにより作られる。ウェーハ 30 上の A (100) フェースは SiO_2 に良好なインターフェースを、そして良好なアニソトロピックエッチ特性を提供する。シードウェーハのエピタキシャル層 26 もまた酸化されてその上に絶縁層を生じる。シードウェーハ及びハンドルウェーハは次いで図 3 に示すように互いに表面を重ねられ、そのため絶縁層 28 及び 32 が接触して絶縁層 28 を生じる。一方、図 1 のシードウェーハ又は図 2 のハンドルウェーハのどちらかのものが酸化されても図 3 の絶縁層 28 が生じる。酸化物層 28 及び 32 の厚さは、ハンドルウェーハとケイ素キャップ層 26 の分離を達成するに必要とされる厚さに依存して変わり得る。これは SiO_2 物質から組立てられる最終デバイスに依存するであろう。

表面のシード及びハンドルウェーハのいずれかは無意

特表平4-506587 (5)

である。シードウェーハ及び基板ウェーハは次いで、蒸気又は乾燥酸素のどちらかの酸化雰囲気中約700℃より高い温度で、接触しているウェーハをアニール化することにより結合される。ステーム中700～1000℃での結合は強い結合対を生じるであろう。代わりの結合技術はケニー(Kenny)への米国特許第3,332,137号及びアンティパス(Antipas)への米国特許第3,859,045号に記載されている。

結合対(bonded pair)のSi領域20は今となっては不需要である。その最初の用途はエピタキシャル層26の形成及び維持のためであった。余分なSi領域20は様々な方法の一つにより除去される。例えばそれは摩擦により機械的に及び/又は化学研磨に続くフッ化水素-ifik-酢酸(HNA)浴液中のエッチングにより除去される。HNAの使用は、書籍「セミコンダクター・シリコン(Semiconductor Silicon)」1973; (エレクトロケミカル・ソサイエティ(Electrochemical Society), プリンセトン(Princeton), ニュージャージー(N.J.), ハフ(Huff)及びバージェス(Burgess)編)に著してある。“コントロールド・プリファレンシャル・エッチング・チクノロジー(Controlled Preferential Etching Technology)”という章題中、第3-2-6頁にムラオカら(Murao et al.)により討論されている。このように大部分の余分なSi領域20は、ケイ素-ゲルマニウム合金ニッヂーストップ層24上に約1～2μmのケイ素を残して除去

され、図4に示されているようにキャップ層26及びバルク領域30は絶縁層28により分離される。絶縁層22が使用されない場合、エッチング及び研磨後に1～2μmのSi層20が残るであろう。研磨後、図4のウェーハは脱脂され、そしてストレイン感受性エッチング浴中に置かれる。図4に示されているように絶縁層22を含む残留シリコン(1～2μm)は、ストレイン感受性又は選択エッチング液、例えば水酸化カリウム100g、K₂Cr₂O₇4g及び水400ml中のプロパンール100mlからなるものを用いて、温度約40℃のストレイン感受性システム中25℃でエッチングすることにより除去される。

例えば非ドープ化シリコン層20と絶縁層22は1.7～2.0nm/分の速度でエッチングすることを示していた。成長性Si_x-Ge_{1-x}合金は、1.7:1よりも良い選択性で1nm/分の速度でエッチングすることを示していた。従って、エッチングがストレインド合金層24の表面に到達した時、かなりのエッチング速度を示す。それは6.0nmストレインド合金層24でニッヂーストップ層24の突破のために約1時間を要する。従って、その等高層層中、ウェーハはそれがキャップ層26にまでエッチングされる前に選択的ニッヂングから外されなければならない。

次に図5の構造は、ケイ素-ゲルマニウム合金層24を改善し選択的に除去する第二ニッヂングを経る。

は第二エッチングは、比率1:1:4のアンモニア、過酸化水素及び水からなっていてよい。

その後、図8のSOI構造が様々な半導体構造物を形成すべく更に加工されるために戻る。

示されたエッチング速度及びこのニッヂーストップ/エッチング最深の選択性は、2μmシリコンの過去と20nmの均一厚さを要請される厚化プロセスのために効果的である。本発明で使用される得る限りのエッチングについてもっと詳述するために、その他の結合方法及びその他の機械的基板の代わりに、アバーナゼイ(Abernathy et al.)に発行された米国特許第4,601,779号(1986年7月22日)が参考文献として本明細書に組み入れられる。

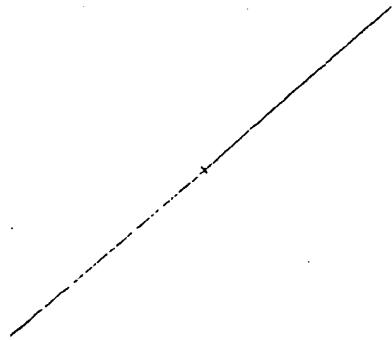


図7に示した第2の実施形態では、SOI・ウェーハは、増加した速度を持つ3次元集積回路を製造するためには積み重ねることができる。第1のシードウェーハは、その上に、絶縁層42、シリコン-ゲルマニウム・エッチーストップ層44、次いでシリコンキャップ層46を成長させたSi領域40を包含する。第2のシードウェーハはその上に絶縁層52、シリコン-ゲルマニウム・エッチーストップ層54、次いでシリコンキャップ層56を成長させたSi領域50を包含する。基板ウェーハは、シリコンウェーハ80を包含しそれは酸化されてその両側の表面上にSiO₂の絶縁領域81と83を形成する。第1のシードウェーハは基板ウェーハの絶縁領域81に結合しておりそして第2のシードウェーハは基板ウェーハの絶縁領域83に結合している。その構造物を使用するのに使用される工程は、好みしい実施形態で使用されたものと同じものである。異なるのは、第2のシードウェーハの形成とその次の、基板ウェーハの第2の酸化された領域への結合のみである。上述の結合工程が終了した後、図7の構造は、次に、好みしい実施形態の図1-6に開示して上述のようにエッチングされて層40、42、44、50、52、54が除去されそしてさらに加工するための図6の構造を残す。

図9に示してあるように、第3の実施形態では、シリコン基板70中ヘゲルマニウムイオンを埋設することにより、シリコン-ゲルマニウム・エッチーストップ層7

特表平4-506587 (6)

(epitaxially)に成長させてもよい。

別の方法としては、一つのエッチストップ層は配向成長的(epitaxially)に成長させそして他のエッチストップ層を埋没してもよく、またはその逆にしてもよい。

二つのエッチストップ層の使用は、そのホウ素エッチストップ層92により、換言すればシリコン層90とニッケルエッチストップ層94のエッチング速度の比により、驚く程の高い選択性をもたらす。また、間隙層93とシリコン-ゲルマニウムエッチストップ層94を使用することにより、いかなるホウ素のテール(tail)も最少になるであろう。図1-3の構造を加工した後、シリコン層90とエッチストップ層92は、アバーナセイ(Abernathy)の米国特許第4,601,779号中に示してあるように除去されるであろう。層93と94は、本発明の第1の実施形態中に示してあるようにして除去されるであろう。

ここまで述べたのは、シリコン-ゲルマニウム合金を、ボンド-アンド-ニッケルバッカ-シリコン-オン-インシュレーター(bond-and- etchback silicon-on-insulator)技術におけるエッチストップとして使用することによる層層・シリコン-オン-インシュレーター・ウェーハ(silicon-on-insulator wafers)の作成方法である。

好みしい実施形態で記述したこの工程により、シリコンフィルムは、エッチストップSi...Ge.を用意す

2が形成される。埋没したイオンは、シリコン-スズまたはシリコン-鉛合金を形成するためにスズまたは鉛であってもよい。ゲルマニウムイオンの使用量は、第1の実施形態で記述したような割合の合金が得られるのに充分な量であるべきであり、そしてゲルマニウムイオン-エネルギーは、所望のエビ層の厚みを得るために必要な適当な選択性のために選択されるべきである。図1-6ないし1-2で示した加工工程は、図1-6中で示して説明したような第1の実施形態のそれらと同様である。従って、これらの加工工程の説明をここでは繰り返さない。

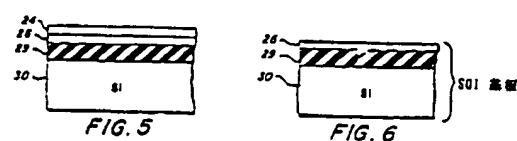
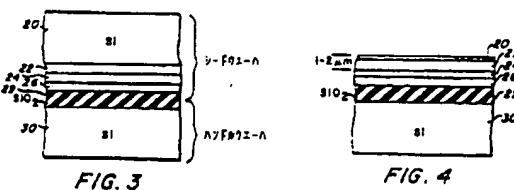
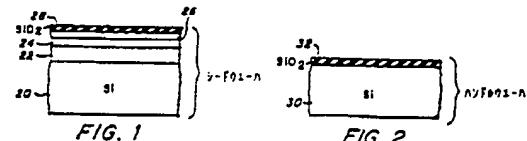
図1-3に説明してある第4の実施形態では、2個の分離しているエッチストップ層の組み合わせをシリコン基板中に成長せしめることができるだろう。例えば、ホウ素はシリコン基板90中に埋没でき第1のエッチストップ層92を形成し、次にゲルマニウムイオンの埋没により既定されたシリコン-ゲルマニウム合金の第2のニッケルエッチストップ層94を形成できるだろう。ホウ素イオンは、シリコン-ゲルマニウムエッチストップ層94の下側に第1のエッチストップ層92を形成するのに充分なエネルギーで埋没されるであろう。ホウ素とゲルマニウムイオンは酸化物層96の形成の直後に埋没してよい。別の方法としては、分離しているニッケルエッチストップ層92と94は、二つのニッケルエッチストップ層を分離している間隙層93と共に、MBEまたはCVDにより配向成長的

ことにより所望する程度に高く成長させることができる。ニッケルエッチストップは、その材料中に成長し、それによって、エッチストップの埋没が不要なので、欠点のないデバイス領域の成長が可能になる。

ゲルマニウムはシリコン中では電気的に活性なドーパント(dopant)ではないので、デバイスの性能はイオン化したドーパントからのキャリヤー分散中心の存在により制限されるものではない。従って、補助デバイスは補助なしに組み立てられる。その上、バックチャンネル(back channel)は、宇宙および防衛技術の現存技術により簡単な方法で放射硬化できる。

この技術の別の用途は、X線マスクとして使用するためのシリコン膜の作成も含む。

本発明の多段の変更と変形は、上記の教示を考慮に入れば可能である。従って、付属の請求の範囲内で、本発明はここに特定期に記述がなくとも実現できるものとして理解できる。



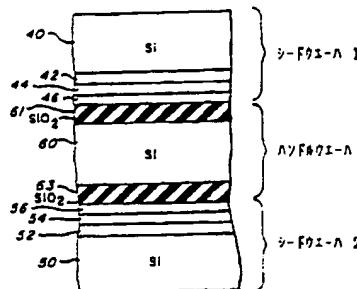


FIG. 7

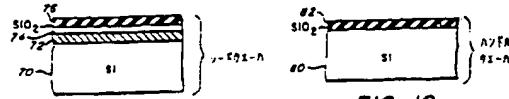


FIG. 9

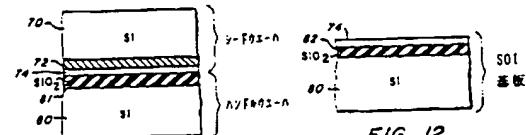


FIG. 11

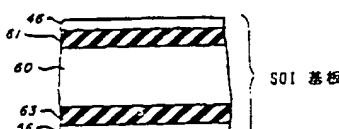


FIG. 8

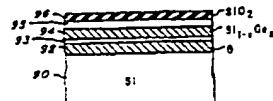


FIG. 13

第1頁の続き

④発明者 ヒューズ, ハロルド エル.

アメリカ合衆国, ワシントン, デイー. シー. 20375-5000, ネイ
バル リサーチ ラボラトリー, コード 6816

④発明者 クブ, フランシス ジエー

アメリカ合衆国, ワシントン, デイー. シー. 20375-5000, ネイ
バル リサーチ ラボラトリー, コード 6813

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.